

# STM32Fxxx 内蔵 Flash メモリ 対応手順書

株式会社D T S インサイト

**【ご注意】**

- (1) 本書の内容の一部または、全部を無断転載することは禁止されています。
- (2) 本書の内容については、改良のため予告なしに変更することがあります。
- (3) 本書の内容について、ご不明な点やお気付きの点がありましたら、ご連絡ください。
- (4) 本製品を運用した結果の影響については、(3)項にかかわらず責任を負いかねますのでご了承ください。
- (5) 本書に記載されている会社名・製品名は、各社の登録商標、または商標です。

© 2020 DTS INSIGHT CORPORATION. All rights reserved

Printed in Japan

## 改訂履歴

版	発行日付	変更内容
第 1 版	2020.03.04	新規発行

## 目次

<b>1</b>	<b>はじめに</b> .....	<b>5</b>
<b>2</b>	<b>対応インストーラバージョン</b> .....	<b>5</b>
<b>3</b>	<b>事前準備</b> .....	<b>6</b>
3.1	内蔵 Flash メモリに何も書き込まれていない場合 .....	6
3.2	固有デバッグ制御レジスタの設定.....	7
3.3	ETM 無効時の設定 .....	10
3.4	接続 I/F の変更.....	11
<b>4</b>	<b>メモリマッピング設定</b> .....	<b>12</b>
4.1	フラッシュメモリマッピング設定.....	12
4.2	ICE 作業用ユーザーRAM 設定.....	13
<b>5</b>	<b>フラッシュメモリダウンロード</b> .....	<b>14</b>
<b>6</b>	<b>フラッシュメモリソフトウェアブレーク</b> .....	<b>14</b>
<b>7</b>	<b>注意事項</b> .....	<b>15</b>
7.1	STM32F2 / STM32F4 使用時 .....	15
7.1.1	フラッシュソフトウェアブレーク使用時のデバッガ動作が遅い場合 .....	15
7.1.2	タイムアウトエラーが発生する場合 .....	15

# 1 はじめに

この資料は、内蔵フラッシュ書き込みに関する簡易手順書です。  
詳細な使用方法に関しましては、

「microVIEW-Xross ユーザーズマニュアル(共通編)/(固有基本編)」をご覧ください。

# 2 対応インストーラバージョン

以下のバージョンでお使いください。

Device Model	Supported Versions
	adviceXross SMX600
STM32F1	1.01以降
STM32F2/F4	1.01以降
STM32F0	1.01以降

## 3 事前準備

### 3.1 内蔵 Flash メモリに何も書き込まれていない場合

microVIEW-Xross は、reset コマンドによる接続後、プログラム表示(逆 ASM 表示)のため、リセットベクタ領域をダンプします。内蔵フラッシュメモリに何も書き込まれていないとき(ベクタテーブルが、0xFFFFFFFF)、0xFFFFFFFFE をダンプしようとしてしまい、"ICE Error No.f58: スティックエラー"が発生します。

#### 【対策】

ツールバーの Reset ボタンを右クリックし、「Reset 同期設定」ウィンドウを開く。



「Reset に同期してプログラムを表示する」の設定を、OFF にする。  
(= reset コマンドでダンプしない)

内蔵フラッシュメモリにプログラムがダウンロードできたら(正しいベクタテーブルの値が書き込まれたら)、上記の設定を ON にもどしてご使用ください。

## 3.2 固有デバッグ制御レジスタの設定

Cortex-M系コアでは、MPU固有でコア外部にデバッグ用制御レジスタを持っている場合があります。この場合MPU→MPU固有設定→同期メモリ操作で、デバッグ固有制御レジスタに設定を行ってからデバッグしてください。設定を行わないと、正常にデバッグ出来ない場合があります。以下に設定例を示します。

※ 詳細な設定については、お使いのシステムに合わせて設定してください

※ 設定内容の詳細についてはMPUのマニュアルを参考にしてください。

### 1. STM32F0xxx 設定例

設定内容

- ・ コア停止時にデバッグウインドウ型ウォッチドッグ及び、デバッグ独立型ウォッチドッグ停止。
- ・ スタンバイ、ストップ、スリープ時もクロック(HCLK,FCLK)供給。

実行タイミング	値
実行タイミング	RESET後

Sequence	アドレス	データ	属性
Sequence-1	0x40015804	0x7	Write-32bit
Sequence-2	0x40015808	0x1800	Write-32bit
Sequence-3	0x0	0x0	Not Use
Sequence-4	0x0	0x0	Not Use
Sequence-5	0x0	0x0	Not Use

RESET 後を選択

デバッグ固有制御レジスタ  
(DBGMCU\_CR : 0x40015804)  
に対して"0x7"を設定  
属性は Write-32bit を設定

デバッグ固有制御レジスタ  
(DBGMCU\_APB1 : 0x40015808)  
に対して"0x1800"を設定  
属性は Write-32bit を設定

## 2. STM32F1xxx 設定例

### 設定内容

- ・ コア停止時にデバッグウインドウ型ウォッチドッグ及び、デバッグ独立型ウォッチドッグ停止
- ・ スタンバイ、ストップ、スリープ時もクロック(HCLK,FCLK)供給。

MPU固有設定

AP設定 AP設定 2 同期メモリ操作 ハードウェア協調 その他 保

実行タイミング: RESET後

Sequence-1

アドレス: 0xe0042004

データ: 0x00000307

属性: Write- 32bit

Sequence-2

アドレス: 0x0

データ: 0x0

属性: Not Use

Sequence-3

アドレス: 0x0

データ: 0x0

属性: Not Use

Sequence-4

アドレス: 0x0

データ: 0x0

属性: Not Use

Sequence-5

アドレス: 0x0

データ: 0x0

属性: Not Use

OK キャンセル

RESET 後を選択

デバッグ固有制御レジスタ (DBGMCU\_CR : 0xe0042004) に対して”0x00000307”を設定  
属性は Write-32bit を設定

### 3. STM32F2xxx/STM32F4xxx 設定例

#### 設定内容

- ・ コア停止時にデバッグウインドウ型ウォッチドッグ及び、デバッグ独立型ウォッチドッグ停止。
- ・ スタンバイ、ストップ、スリープ時もクロック(HCLK,FCLK)供給。

MPU固有設定

AP設定 AP設定 2 同期メモリ操作 ハードウェア協調 その他 保

実行タイミング RESET後

Sequence-1

アドレス 0xe0042004

データ 0x7

属性 Write-32bit

Sequence-2

アドレス 0xe0042008

データ 0x1800

属性 Write-32bit

Sequence-3

アドレス 0x0

データ 0x0

属性 Not Use

Sequence-4

アドレス 0x0

データ 0x0

属性 Not Use

Sequence-5

アドレス 0x0

データ 0x0

属性 Not Use

OK キャンセル

RESET 後を選択

デバッグ固有制御レジスタ  
(DBGMCU\_CR : 0xe0042004)  
に対して"0x7"を設定  
属性は Write-32bit を設定

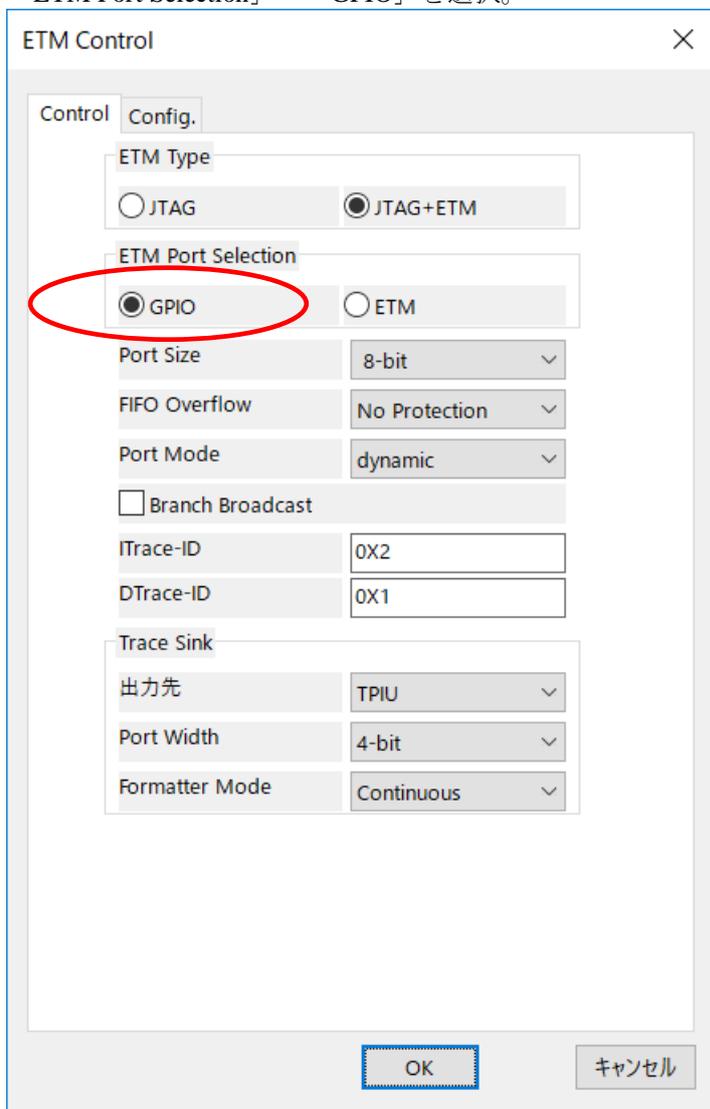
デバッグ固有制御レジスタ  
(DBGMCU\_APB1 : 0xe0042008)  
に対して"0x1800"を設定  
属性は Write-32bit を設定

### 3.3 ETM 無効時の設定

ボードのETMが無効になっている場合は、ICEの設定もETMが無効となるような設定でお使いください。  
MPU→ETM Control を選択。

(ETM Type が JTAG+ETM になっている場合のみ本設定が必要です。)

「ETM Port Selection」 → 「GPIO」 を選択。



The image shows a screenshot of the 'ETM Control' dialog box. The 'Config.' tab is selected. Under 'ETM Type', 'JTAG+ETM' is selected. Under 'ETM Port Selection', 'GPIO' is selected and circled in red. Other settings include 'Port Size' (8-bit), 'FIFO Overflow' (No Protection), 'Port Mode' (dynamic), 'Branch Broadcast' (unchecked), 'ITrace-ID' (0X2), and 'DTrace-ID' (0X1). The 'Trace Sink' section shows '出力先' (Output Destination) set to 'TPIU', 'Port Width' (4-bit), and 'Formatter Mode' (Continuous). 'OK' and 'キャンセル' (Cancel) buttons are at the bottom.

Control	Config.
ETM Type	
<input type="radio"/> JTAG	<input checked="" type="radio"/> JTAG+ETM
ETM Port Selection	
<input checked="" type="radio"/> GPIO	<input type="radio"/> ETM
Port Size	8-bit
FIFO Overflow	No Protection
Port Mode	dynamic
<input type="checkbox"/> Branch Broadcast	
ITrace-ID	0X2
DTrace-ID	0X1
Trace Sink	
出力先	TPIU
Port Width	4-bit
Formatter Mode	Continuous

### 3.4 接続 I/F の変更

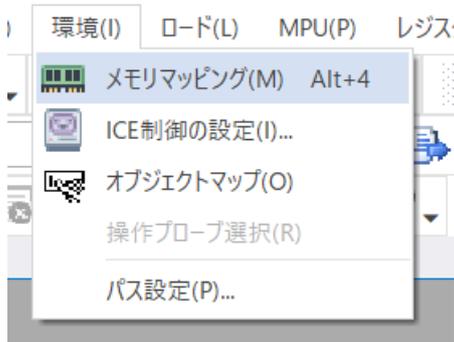
SWD で動作が不安定の場合は、JTAG I/F への切り替えをおこなってください。また、その際、前段バイパス TAP 数、前段 IR レジスタビット数の設定もおこなってください。



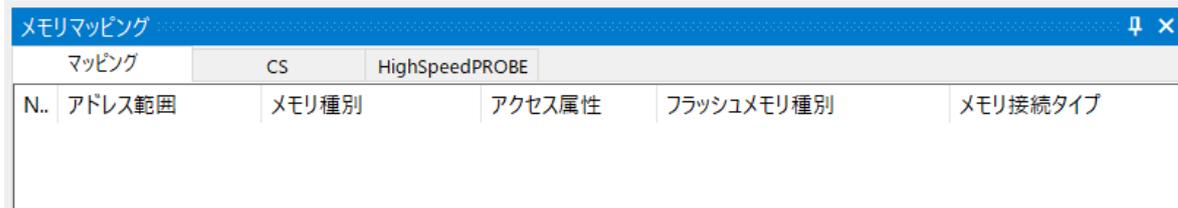
## 4 メモリマッピング設定

### 4.1 フラッシュメモリマッピング設定

- メモリマッピングウィンドウを開きます。  
環境→メモリマッピングを選択してください。

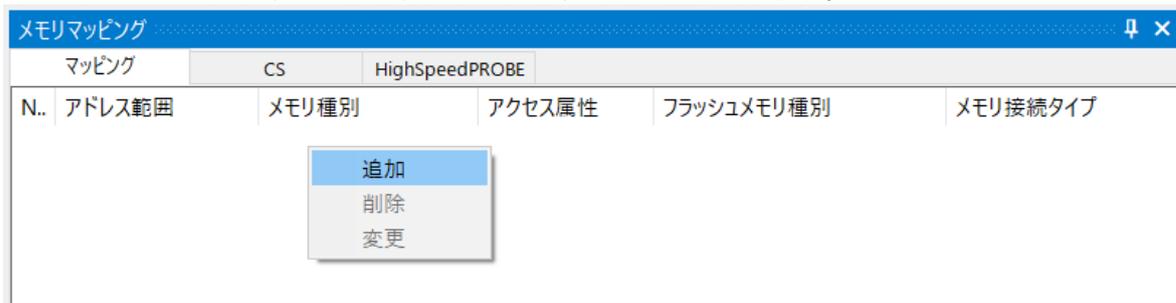


- 選択後、以下のようにメモリマッピングウィンドウが表示されます。

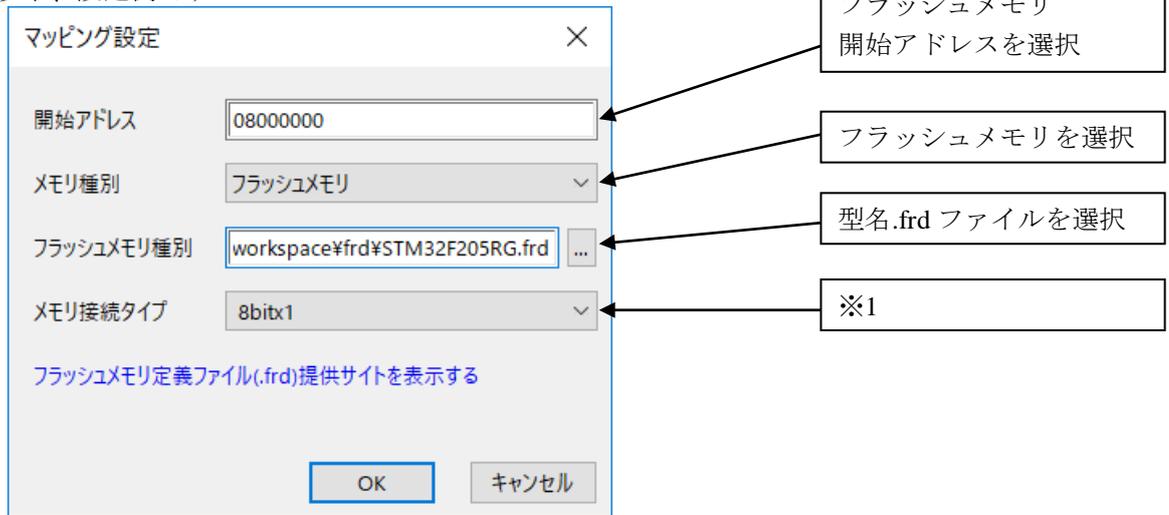


メモリマッピング					
マッピング	CS	HighSpeedPROBE			
N..	アドレス範囲	メモリ種別	アクセス属性	フラッシュメモリ種別	メモリ接続タイプ

- マッピング設定を行います。  
メモリマッピングウィンドウを右クリックし、”追加”を選択します。



以下、設定例です



※1 以下の設定でお使い下さい。

MPU	設定値
STM32F0/F1	16bit×1
STM32F2/F4	8bit×1 ※2

※2 標準設定は「8bit×1」となっておりますが、フラッシュソフトウェアブレイク等の動作が遅い場合、ユーザーシステムの環境によっては高速化できる場合があります。詳細は「[7.1.1 フラッシュソフトウェアブレイク使用時のデバッガ動作が遅い場合](#)」をご覧ください。

## 4.2 ICE 作業用ユーザーRAM 設定

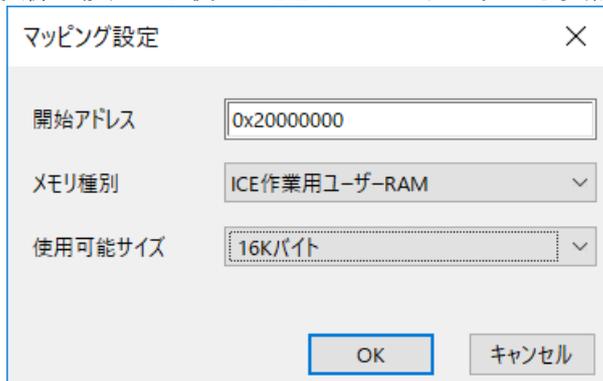
ICE 作業用ユーザーRAM のマッピングを行うことで、フラッシュメモリへのダウンロードがより高速になります。

マッピング設定を行わなくてもフラッシュメモリへのダウンロードは可能です。

ICE 作業用ユーザーRAM には、ICE が占有可能な領域を設定してください。

以下は、0x20000000 から 16KB サイズ分設定したときの設定例です。

実際の設定はお使いの MPU のメモリマップを参照しておこなってください。



## 5 フラッシュメモリダウンロード

microVIEW-Xross ユーザーズマニュアル（共通編）(mvwX\_user\_j.pdf)の

「5. ユーザープログラムをダウンロード/アップロードする」をご覧ください。

なお、メモリマッピングの設定は本書に記載済みですので、その他についてご覧ください。

## 6 フラッシュメモリソフトウェアブレイク

microVIEW-Xross ユーザーズマニュアル（固有基本編）(Arm\_mvwXross\_basic\_j.pdf)の

「9.5 フラッシュメモリへソフトウェアブレイクを設定する」をご覧ください。

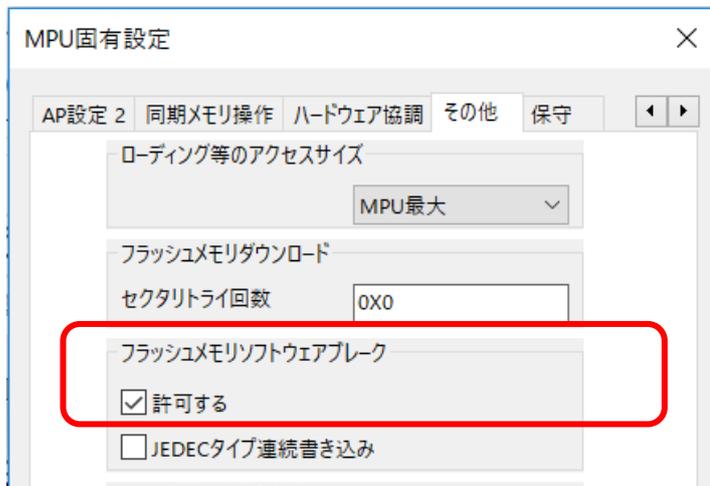
なお、メモリマッピングの設定は本書に記載済みですので、その他についてご覧ください。

初期状態では、フラッシュメモリへのソフトウェアブレイクが禁止されています。

禁止されている状態でフラッシュメモリへソフトウェアブレイクを設定した場合は、次のエラーになります。

「ICE Error No.8c4: Set Software Break Verify Error」

フラッシュメモリへのソフトウェアブレイク設定を許可する場合は、MPU 固有設定 [その他] タブのフラッシュメモリソフトウェアブレイクの「許可する」をチェックしてください。



## 7 注意事項

### 7.1 STM32F2 / STM32F4 使用時

#### 7.1.1 フラッシュソフトウェアブレイク使用時のデバッグ動作が遅い場合

マッピング設定を 8bit×1 でご使用の場合、フラッシュソフトウェアブレイクを実行した場合、動作に約 20 秒程度時間がかかります。

しかし、ユーザーシステムの環境(MPU の電源電圧(VDD)レベル)によってはフラッシュの書き込みを高速化することができます。以下の表をご覧ください。

電源電圧 (VDD)	マッピング設定可能 接続タイプ	フラッシュ定義ファイル (.frd) exp_param3 設定値
1.8V ~ 2.1V	8bit×1	0x4FFFFFF0C
2.1V ~ 2.7V	8bit×1	0x4FFFFFF0C
	16bit×1	0x5FFFFFF0C
2.7V ~ 3.6V	8bit×1	0x4FFFFFF0C
	16bit×1	0x5FFFFFF0C
	32bit×1	0x6FFFFFF0C

※ フラッシュ定義ファイル(.frd)の初期値は 8bit×1 (0x4FFFFFF0C) になっています。

電圧の条件などが不明な場合は初期値のままご使用ください。

フラッシュダウンロード及びフラッシュソフトウェアブレイクの動作速度

8bit×1	16bit×1	32bit×1
遅い	⇒	速い

メモリマップで「フラッシュメモリの接続タイプ」を変更する場合は必ず

「フラッシュ定義ファイル(.frd) の exp\_param3 設定値」を変更してください。

変更後、「[4.1 フラッシュメモリマッピング設定](#)」に従ってメモリマップを再設定してください。

#### 7.1.2 タイムアウトエラーが発生する場合

7.1.1 で説明しましたフラッシュ定義ファイル(.frd)の設定と、マッピング設定の接続タイプの組み合わせが誤っていると以下のようなエラーが発生します。

「ICE Error No.1e4a: フラッシュメモリ ダウンロードでタイムアウトが発生しました」

「ICE Error No.1e48: フラッシュメモリ ステータスチェックでタイムアウトが発生」

エラーが発生した場合は前項の表に従って、マッピング設定の接続タイプと、フラッシュ定義ファイルの exp\_param3 設定値をご確認ください。

フラッシュメモリ定義ファイルの設定を変更した後は必ずメモリマッピング設定からフラッシュメモリのマッピングを一度削除して設定しなおしてください。